



Patent

Customer No. 31561
Application No.: 10/605,305
Docket No. 10665-US-PA

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Applicant : Ho, et al.
Application No. : 10/605,305
Filed : Sep. 22, 2003
For : BUMP PROCESS FOR FLIP CHIP PACKAGE
Examiner :
Art Unit : 2812

ASSISTANT COMMISSIONER FOR PATENTS
Arlington, VA22202

Dear Sirs:

Transmitted herewith is a certified copy of Taiwan Application No.:
092114347, filed on: 2003/05/28.

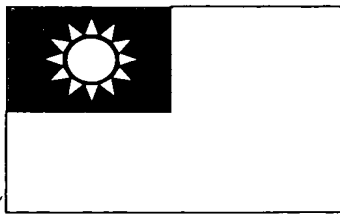
A return prepaid postcard is also included herewith.

Respectfully Submitted,
JIANQ CHYUN Intellectual Property Office

Dated: March 10, 2004

By: Belinda Lee
Belinda Lee
Registration No.: 46,863

Please send future correspondence to:
7F.-1, No. 100, Roosevelt Rd.,
Sec. 2, Taipei 100, Taiwan, R.O.C.
Tel: 886-2-2369 2800
Fax: 886-2-2369 7233 / 886-2-2369 7234



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 05 月 28 日
Application Date

申請案號：092114347
Application No.

申請人：威盛電子股份有限公司
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2003 年 10 月 7 日
Issue Date

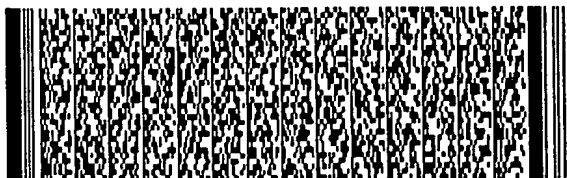
發文字號：09221006200
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	覆晶封裝之凸塊製程
	英文	BUMP PROCESS OF FLIP CHIP PACKAG
二、 發明人 (共2人)	姓名 (中文)	1. 何昆耀
	姓名 (英文)	1. Kwun-Yao Ho
	國籍 (中英文)	1. 中華民國 TW
	住居所 (中文)	1. 台北縣新店市中正路533號8樓
	住居所 (英文)	1. 8F, No. 533, Chung-Cheng Rd., Hsin-Tien City, Taipei Hsien, Taiwan, R.O.C.
三、 申請人 (共1人)	名稱或姓名 (中文)	1. 威盛電子股份有限公司
	名稱或姓名 (英文)	1. VIA Technologies, Inc.
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中文)	1. 台北縣新店市中正路533號8樓 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英文)	1. 8F, No. 533, Chung-Cheng Rd., Hsin-Tien City, Taipei Hsien, Taiwan, R.O.C.
	代表人 (中文)	1. 王雪紅
	代表人 (英文)	1. Hsiueh-Hong WANG



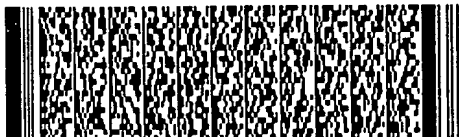
10665twf.ptd

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	
	英文	
二、 發明人 (共2人)	姓名 (中文)	2. 宮振越
	姓名 (英文)	2. Moriss Kung
	國籍 (中英文)	2. 中華民國 TW
	住居所 (中文)	2. 台北縣新店市中正路533號8樓
	住居所 (英文)	2. 8F, No. 533, Chung-Cheng Rd., Hsin-Tien City, Taipei Hsien, Taiwan, R.O.C.
三、 申請人 (共1人)	名稱或姓名 (中文)	
	名稱或姓名 (英文)	
	國籍 (中英文)	
	住居所 (營業所) (中文)	
	住居所 (營業所) (英文)	
	代表人 (中文)	
	代表人 (英文)	



四、中文發明摘要 (發明名稱：覆晶封裝之凸塊製程)

一種覆晶封裝之凸塊製程係適用於製作凸塊及底膠層於晶片之主動表面。首先，在晶片之主動表面的晶片墊上分別形成一黏著層，並散佈多個凸塊球至晶片之主動表面，且震動這些凸塊球，使得每一黏著層均黏住單一凸塊球。然後，移除其餘未黏住至黏著層之凸塊球，並形成一底膠層於晶片之主動表面，且環繞於這些凸塊球之側緣，並暴露出這些凸塊球之頂緣。因此，此覆晶封裝之凸塊製程將可提高覆晶封裝之可靠度，並降低覆晶封裝之整體成本。

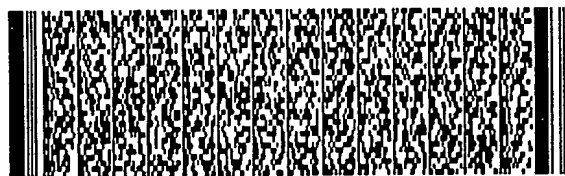
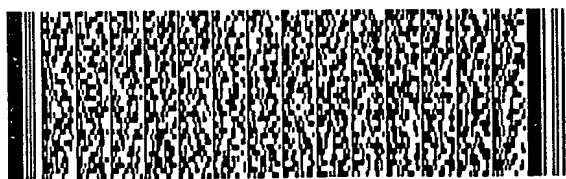
伍、(一)、本案代表圖為：第 2D 圖

(二)、本案代表圖之元件代表符號簡單說明：

202：晶片	204：主動表面
206：晶片墊	208：保護層
210：黏著層	212：凸塊球

六、英文發明摘要 (發明名稱：BUMP PROCESS OF FLIP CHIP PACKAG)

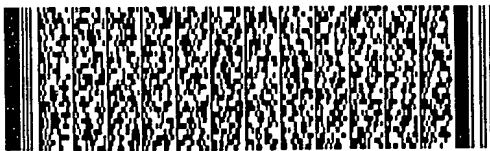
A bump process of a flip chip package is suited for fabricating bumps and an underfill layer on an active surface of a die. First, sticky layers are formed on die pads on the active surface of the die respectively, a plurality of bump balls are scattered on the active surface of the die to make sure that one sticky layer catches one bump ball. Then, the other bump balls that are not caught by



四、中文發明摘要 (發明名稱：覆晶封裝之凸塊製程)

六、英文發明摘要 (發明名稱：BUMP PROCESS OF FLIP CHIP PACKAG)

these sticky layers are removed, form a underfill layer is formed to cover all the active surface of the die but to disclose the top surface of these bump balls. Hence, the bump process can increase the reliability of the flip chip package and decrease the cost of the flip chip package.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

無

寄存機構：

寄存日期：

寄存號碼：

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

無

寄存號碼：

☐熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

【發明所屬之技術領域】

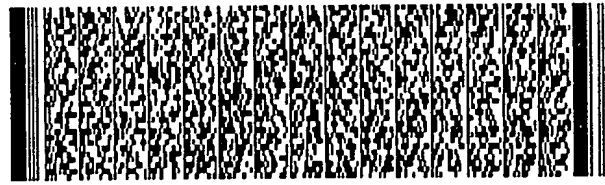
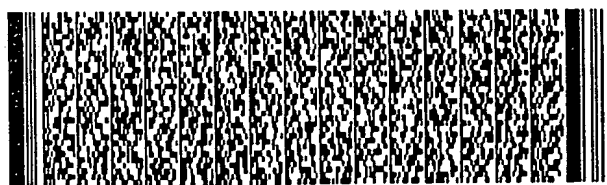
本發明是有關於一種覆晶封裝製程，且特別是有關於一種覆晶封裝之凸塊製程，其主要是應用於將凸塊 (bump) 及底膠層 (underfill layer) 製作至晶片 (die) 之主動表面 (active surface)。

【先前技術】

覆晶接合技術 (Flip Chip Bonding Technology，簡稱FC) 是一種將晶片 (die) 連接至承載器 (carrier) 的封裝技術，其主要是利用面陣列 (area array) 的方式，將多個晶片墊 (die pad) 配置於晶片之主動表面

(active surface) 上，並在晶片墊上形成凸塊 (bump)，接著將晶片翻覆 (flip) 之後，再經由這些凸塊，將晶片之這些晶片墊分別電性 (electrically) 及結構性 (structurally) 連接至承載器上的接點 (contact)，使得晶片可經由凸塊而電性連接至承載器，再經由承載器之內部線路而電性連接至外界之電子裝置。由於覆晶接合技術 (FC) 可適用於高腳數 (High Pin Count) 之晶片封裝結構，並同時具有縮小晶片封裝面積及縮短訊號傳輸路徑等諸多優點，使得覆晶接合技術目前已經廣泛地應用於高階之晶片封裝領域。

請參考第1A~1H圖，其繪示習知之一種覆晶封裝製程的流程剖面圖。首先，如第1A圖所示，晶片102之主動表面104係配置有多個晶片墊106。此外，保護層 (passivation layer) 108係配置於晶片102之主動表面

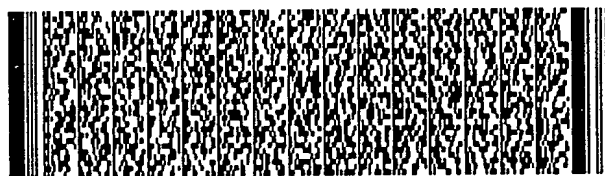
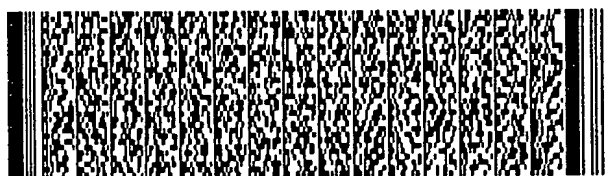


五、發明說明 (2)

104，並暴露出這些晶片墊106之至少局部表面。另外，多個凸塊底金屬層 (Under Bump Metallurgy, UBM) 110 係分別配置於這些晶片墊106之上。並且，應力緩衝層 (Stress Buffer Layer, SBL) 112 係配置於保護層108之上，並暴露出這些凸塊底金屬層110，其中應力緩衝層112之材質例如為苯 (並) 環丁烯 (BenzoCycloButene, BCB)。

如第1B圖所示，接著形成一光阻層 (Photo Resist, PR) 114 於晶片102之主動表面104。之後，如第1C圖所示，例如以曝光 (exposing) 及顯影 (developing) 的方式，在光阻層114上形成多個開口116，而這些開口116係分別暴露出這些凸塊底金屬層110，並個別地經由這些凸塊底金屬層110，而間接地暴露出這些晶片墊106。

如第1D圖所示，接著例如以印刷 (printing) 的方式，填入導電材質於這些開口116之內，並迴錫 (reflow) 導電材質，用以固化容納於這些開口116之內的導電材質，因而形成多個短柱狀之凸塊118。然後，移除光阻層114，而暴露出這些凸塊118之側緣，如第1E圖所示。接著，再迴錫這些短柱狀之凸塊118，使得這些凸塊118之形狀變成為類似球狀之凸塊118，如第1F圖所示。值得注意的是，由於晶片102係可經由切割一晶圓 (wafer) 來獲得，故可在切割晶圓來獲得晶片102之前，即預先執行上述之步驟，且在形成這些凸塊118之後，始切割晶圓而形成多個晶片102。



五、發明說明 (3)

如第1G圖所示，接著再將晶片102翻面以後，將這些凸塊118分別連接至基板10之表面12的凸塊墊14，使得晶片102可經由這些凸塊118，而電性及結構性連接至基板10。最後，如第1H圖所示，填入底膠材料 (underfill material) 至晶片102及基板10之間，接著固化底膠材料，而形成一底膠層20，其中底膠層20之作用係在於緩衝晶片102與基板10之間所產生的熱應力，用以預防凸塊118與晶片102或基板10之接合處發生斷裂。

然而，習知之覆晶封裝製程仍具有下列缺點：

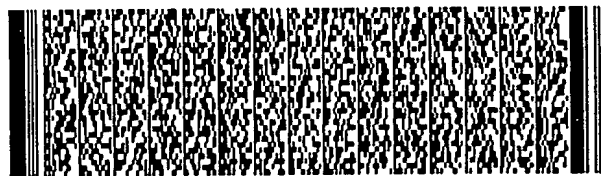
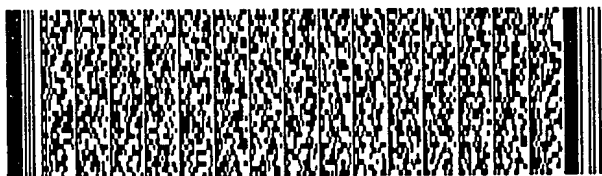
(1) 由於習知之覆晶封裝製程採用微影製程 (photolithography process)，即上述之形成圖案化之光阻層於晶片之主動表面的製程，如此將大幅浪費覆晶封裝製程之成本。

(2) 由於習知之覆晶封裝製程採用印刷法來製作凸塊，極易在凸塊之底部產生空孔 (void)，如此將會衝擊到晶片於覆晶封裝之後的可靠度。

(3) 習知之覆晶封裝製程所採用之底膠填充製程 (underfill dispensing process) 已經面臨到瓶頸，不良之底膠填充製程將會在底膠層之中產生空孔，因而導致晶片與基板之間產生剝離 (delamination) 的現象。

【發明內容】

有鑑於此，本發明之目的就是在提供一種覆晶封裝之凸塊製程，適用於製作凸塊球及底膠層於晶片之主動表面，並可提升覆晶封裝之可靠度 (reliability)，以及



五、發明說明 (4)

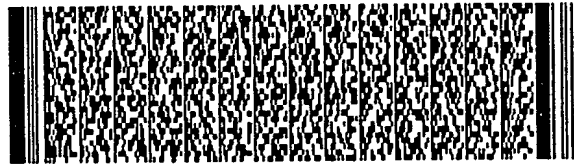
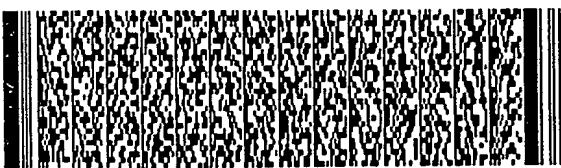
降低覆晶封裝之整體成本。

為達本發明之上述目的，本發明提出一種覆晶封裝之凸塊製程，適用於製作至少一凸塊及一底膠層於一晶片之一主動表面，其中晶片具有至少一晶片墊，其配置於晶片之主動表面，此凸塊製程至少包括下列步驟：(a) 形成一黏著層於晶片墊之表面；(b) 散佈多個凸塊球於晶片之主動表面；(c) 震動這些凸塊球，使得黏著層黏住這些凸塊球之一；(d) 移除其餘未黏著至黏著層之這些凸塊球；(e) 形成底膠層於晶片之該主動表面之上，並環繞於凸塊球之側緣；以及(f) 移除局部之底膠層，而暴露出凸塊球之頂緣。

基於上述，本發明之覆晶封裝之凸塊製程乃是適用於製作凸塊及底膠層於晶片之主動表面。首先，在晶片之主動表面的晶片墊上分別形成一黏著層，並散佈多個凸塊球至晶片之主動表面，且震動這些凸塊球，使得每一黏著層均黏住單一凸塊球。然後，移除其餘未黏住至黏著層之凸塊球，並形成一底膠層於晶片之主動表面，且環繞於這些凸塊球之側緣，並暴露出這些凸塊球之頂緣。因此，本發明之覆晶封裝之凸塊製程將可提高覆晶封裝之可靠度，並降低覆晶封裝之整體成本。

為讓本發明之上述目的、特徵和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

【實施方式】



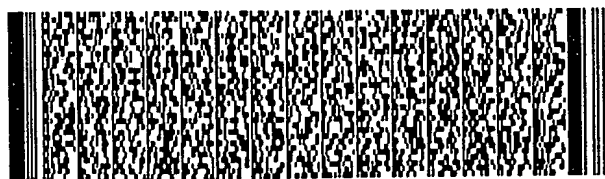
五、發明說明 (5)

請參考第2A～2H圖，其繪示依照本發明之較佳實施例的第一種覆晶封裝之凸塊製程的流程剖面圖。如第2A圖所示，晶片202（或晶圓）之主動表面204係配置有多個晶片墊206。此外，保護層208係配置於晶片202之主動表面204，並暴露出這些晶片墊206之至少局部表面。另外，多個凸塊底金屬層（UBM）（未繪示）係可選擇性地分別配置於晶片202之主動表面204的這些晶片墊206。同樣地，應力緩衝層（SBL）（未繪示）亦可選擇性地配置於保護層208之上，並暴露出這些晶片墊206之至少局部表面。以上有關於凸塊底金屬層及應力緩衝層之相關說明，可參考第1A圖及其相關說明，於此不再重複贅述。

如第2B圖所示，接著分別形成一黏著層（sticky film/layer）210於這些晶片墊206之表面，而黏著層210之材質例如為在常溫下即具有黏性之材質，例如有機材料（organic material）或助錫劑（flux）等。

如第2C圖所示，接著例如以丟撒（scattering）的方式，全面性地散佈多顆凸塊球212於晶片202之主動表面204，並提供足夠數量之凸塊球212，使得這些凸塊球212大致均勻分佈於晶片202之主動表面204，而在本實施例中，這些凸塊球212之材質例如是錫料（solder）。

如第2D圖所示，接著以機械震動（Mechanical Vibration）的方式，例如以超音波震動（Ultra Sonic Vibration）的方式，震動這些凸塊球212，使得這些凸塊球212可隨意地滾動於晶片202之主動表面204，因此，當



五、發明說明 (6)

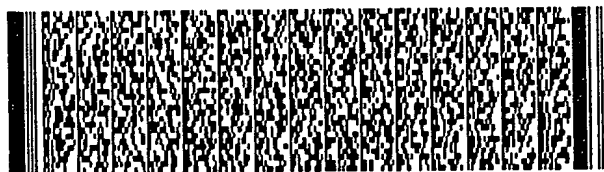
凸塊球212滾動至黏著層210之上時，每一黏著層210將僅能黏住一凸塊球212之底緣，此乃由於黏著層210之尺寸係設計配合單一凸塊球212之尺寸。

如第2E圖所示，接著例如以真空吸取 (vacuum) 的方式，移除其餘未黏著至這些黏著層210之凸塊球212，但仍保留這些已分別黏著至黏著層210之凸塊球212，而這些黏著至黏著層210之凸塊球212於最終將可作為覆晶接合用之凸塊。

如2F圖所示，在本實施例中，當黏著層210之材質係為有機材料或助錐劑時，且凸塊球212之材質係為錐料時，可對這些黏著層210及這些凸塊球212進行迴錐，使得這些凸塊球212分別固接至這些晶片墊206。此外，這些凸塊球212在經過迴錐之後，將不再呈現原先之正圓球狀，且經熔融之後，些凸塊球212之表面將呈現較為扁平之圓球狀。另外，更可再施以壓平 (coining) 的步驟至這些凸塊球212之頂緣，用以取得良好之共面性。

如第2G圖所示，接著例如以旋塗 (spin coating) 的方式，全面性地形成一底膠材料於晶片202之主動表面204，且環繞於這些凸塊球212之側緣，接著半固化 (semi-curing) 底膠材料，用以形成底膠層214。

如第2H圖所示，當底膠層214完全包覆這些凸塊球212時，為了暴露出凸塊球212之頂端，可例如以研磨 (polish) 的方式，移除底膠層214之較遠離晶片202的局部表層，因而暴露出這些凸塊球212之頂緣。此外，為了

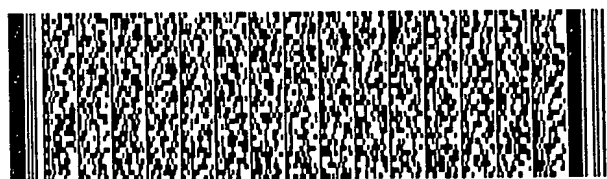


五、發明說明 (7)

提供較大的接合面積，可在研磨移除底膠層214之局部表層時，同時研磨移除這些凸塊球212之頂面，使得凸塊球212之頂端具有一較大面積之平坦面與較佳之共平面性表面。同樣地，為了提供較大的接合面積，如先前之第2F圖所示，可在對這些凸塊球212進行迴鐸之過程中，同時壓平凸塊球212之頂緣，使得凸塊球212之頂端具有一較大面積之平坦面，最後僅需研磨移除底膠層214之表層，直到暴露出這些凸塊球212之頂端為止。另外，更可於研磨之後，清除殘留於這些凸塊球212之頂端的底膠層214，用以這些凸塊球212具有確保良好的金屬接合面。同時，更可選擇性地形成助鐸劑於這些凸塊球212之表面，用以保護這些凸塊球212之表面，並有助於凸塊球212之接合性。

如第2H圖所示，由於晶片202係可經由切割一晶圓來獲得，故可在切割晶圓來獲得晶片202之前，即預先執行上述之步驟，並在形成這些凸塊球212及底膠層214之後，始切割晶圓而形成多個晶片202。

請參考第4圖，其繪示第2H圖之具有凸塊球的晶片，其覆晶接合至一基板的剖面示意圖。由於晶片202之主動表面204已經具有底膠層214，所以翻面後之晶片202將可經由這些凸塊球212，而連接至基板10之表面12的多個接合墊14。此外，更同時固化(curing)底膠層214，使得底膠層214將完全地填充於晶片202、基板10及這些凸塊球212所圍成的空間，而無須額外地進行習知之底膠填充製程，如此將有助於大幅降低在底膠層214之中產生空孔的



五、發明說明 (8)

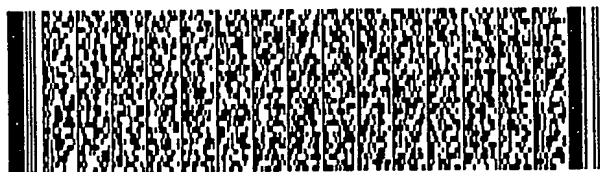
機率，進而可有效提高晶片202於覆晶封裝後之可靠度。

本發明之較佳實施例除了提供上述之第一種覆晶封裝之凸塊製程以外，更提出第二種覆晶封裝之凸塊製程。

請參考第3A~3H圖，其繪示依照本發明之較佳實施例的第二種覆晶封裝之凸塊製程的流程剖面圖。如第3A圖所示，晶片302之主動表面304係配置有多個晶片墊306。此外，保護層308係配置於晶片302之主動表面304，並暴露出這些晶片墊306之至少局部表面。另外，多個凸塊底金屬層(UBM)(未繪示)係可選擇性地分別配置於晶片302之主動表面304的這些晶片墊306。同樣地，應力緩衝層(SBL)(未繪示)亦可選擇性地配置於保護層308之上，並暴露出這些晶片墊306之至少局部表面。同樣地，以上有關於凸塊底金屬層及應力緩衝層之相關說明，可參考第1A圖及其相關說明，於此不再重複贅述。

如第3B圖所示，接著分別形成一黏著層(sticky film/layer)310於這些晶片墊306之表面，在本實施例之中，黏著層310之材質特性例如為鐳料，或是低熔點金屬或低熔點合金。

如第3C圖所示，接著例如以丟撒的方式，全面性地散佈多顆凸塊球312於晶片302之主動表面304，並提供足夠數量之凸塊球312，使得這些凸塊球312大致均勻分佈於晶片302之主動表面304，在本實施例之中，這些凸塊球312之材質例如是高熔點金屬或高熔點合金等，其中這些凸塊球312之材質的熔點係相對高於這些黏著層310之材質的熔



五、發明說明 (9)

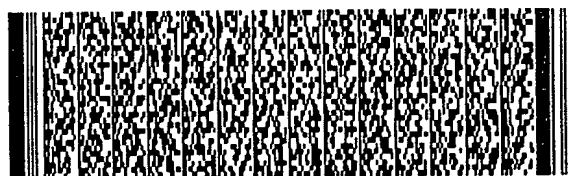
點。

如第3D圖所示，接著以機械震動的方式，例如以超音波震動的方式，震動這些凸塊球312，使得這些凸塊球312可隨意地滾動於晶片302之主動表面304。此外，更在震動這些凸塊球312的同時，迴鍍這些黏著層310，使得這些黏著層310在焊接溫度之下將呈現熔融狀態，但這些凸塊球312仍然保持為固態。由於這些熔融之黏著層310將具有黏性，此乃相對於這些凸塊球312而言，因此，在迴鍍這些黏著層310之後，每一黏著層310將會黏住一凸塊球312之底緣，換句話說，這些凸塊球312將分別經由這些黏著層310，而連接至這些晶片墊306。

如第3E圖所示，接著例如以真空吸取的方式，移除其餘未黏著至黏著層310之凸塊球312，但仍保留這些已分別黏著至黏著層310之凸塊球312，而這些黏著至黏著層310之凸塊球312於最終將可作為覆晶接合用之凸塊。

如3F圖所示，接著例如以旋塗的方式，全面性地形成一底膠材料於晶片302之主動表面304，且環繞於這些凸塊球312之側緣，接著半固化 (semi-curing) 底膠材料，用以形成底膠層314。

如第3G圖所示，當底膠層314完全包覆這些凸塊球312時，為了暴露出凸塊球312之頂端，可例如以研磨的方式，移除底膠層314之較遠離晶片302的局部表層，因而暴露出這些凸塊球312之頂緣。此外，為了提供較大的接合面積，可在研磨移除底膠層314之局部表層時，同時研磨



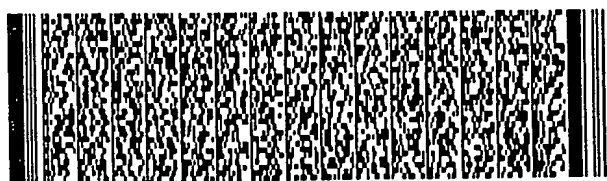
五、發明說明 (10)

移除這些凸塊球312之頂面，使得凸塊球312之頂端具有一較大面積之平坦面。

如第3H圖所示，更可選擇性地分別形成一表面加工層 (surface finish) 316 在這些凸塊球312之暴露於底膠層314的表面。上述之表面加工層316例如為一鍍金層 (Ni/Au layer)，用以提升這些凸塊球312其連接至外界之接點的接合性。此外，上述之表面加工層316亦可為一鍍料層，同樣可提升這些凸塊球312其連接至外界之接點的接合性。另外，上述之表面加工層316亦可為一有機表面保護層 (Organic Surface Preservation layer, OSP layer)，用以防止這些凸塊球312之表面發生氧化。

如第3H圖所示，由於晶片302係可經由切割一晶圓來獲得，故可在切割晶圓來獲得晶片302之前，即預先執行上述之步驟，且在形成這些凸塊球312及底膠層314之後，始切割晶圓而形成多個晶片302。

請參考第5圖，其繪示第3H圖之具有凸塊球的晶片，其覆晶接合至一基板的剖面示意圖。由於晶片302之主動表面304已經具有底膠層314，所以翻面後之晶片302將可經由這些凸塊球312，而連接至基板10之表面12的多個接合墊14。此外，更同時加熱軟化底膠層314，使得底膠層314將完全地填充於晶片302、基板10及這些凸塊球312所圍成的空間，接著固化 (curing) 底膠層314，故無須額外地進行習知之底膠填充製程，如此將有助於大幅降低在底膠層314之中產生空孔的機率，進而可有效提高晶片302



五、發明說明 (11)

於覆晶封裝後之可靠度。

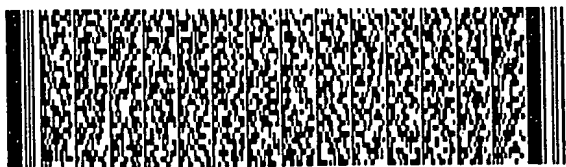
基於上述，本發明之較佳實施例的第一種覆晶封裝之凸塊製程乃是應用於製作凸塊及底膠層於晶片之主動表面，且利用由鐳料所製成之凸塊球來作為覆晶接合用之凸塊，並利用在常溫下即具有黏性的材質（例如助鐳劑）作為黏著層，故在正常溫度之下，黏著層係可黏住凸塊球，並將凸塊球定位於晶片墊之上方。最後，更形成一底膠層於晶片之主動表面及這些凸塊球之側緣，並暴露出這些凸塊球之頂緣。

除此之外，本發明之較佳實施例的第二種覆晶封裝之凸塊製程乃是應用於製作凸塊及底膠層於晶片之主動表面，且利用由高熔點金屬（或高熔點合金）所製成之凸塊球來作為覆晶接合用之凸塊，並利用在鐳接溫度之下始具有黏性的材質（例如鐳料）作為黏著層，故在特定之鐳接溫度下，熔融之黏著層將可黏住凸塊球，並將凸塊球定位於晶片墊之上方。接著，更形成一底膠層於晶片之主動表面及這些凸塊球之側緣，並暴露出這些凸塊球之頂緣。

綜上所述，本發明之覆晶封裝之凸塊製程具有下列優點：

(1) 本發明乃是使用凸塊球作為覆晶接合用之凸塊，由於凸塊球之與晶片墊接合的底部並不會產生空孔，如此將有助於提升覆晶封裝之可靠度。

(2) 本發明乃是利用簡單之機械震動製程，並配合黏著層來定位凸塊球，故可取代習知之浪費成



五、發明說明 (12)

本且步驟複雜的微影製程，因而有效地降低覆晶封裝之整體成本。

(3) 本發明乃是預先將底膠層形成於晶片之主動表面，且環繞於這些凸塊球之側緣，使得晶片在覆晶接合至晶片載板（或主機板）時，可直接利用此底膠層來填充於晶片與晶片載板所圍成的空間，而無須進行習知之底膠填充製程，如此將有助於提高覆晶封裝之可靠度。

(4) 本發明係可輕易地應用於晶圓級晶片尺寸封裝（Chip Scale Package, CSP），使得晶片可經由這些凸塊球，且以直接晶片接合（Direct Chip Attach, DCA）的方式，而連接至系統電路板（例如主機板等）。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1A～1H圖繪示習知之一種覆晶封裝製程的流程剖面圖。

第2A～2H圖繪示依照本發明之較佳實施例的第一種覆晶封裝之凸塊製程的流程剖面圖。

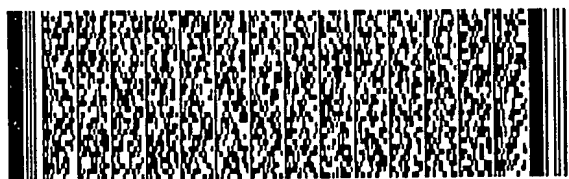
第3A～3H圖繪示依照本發明之較佳實施例的第二種覆晶封裝之凸塊製程的流程剖面圖。

第4圖繪示第2H圖之具有凸塊球的晶片，其覆晶接合至一基板的剖面示意圖。

第5圖繪示第3H圖之具有凸塊球的晶片，其覆晶接合至一基板的剖面示意圖。

【圖式標示說明】

- 10：基板
- 12：表面
- 14：接合墊
- 20：底膠層
- 102：晶片
- 104：主動表面
- 106：晶片墊
- 108：保護層
- 110：凸塊底金屬層
- 112：應力緩衝層
- 114：光阻層
- 116：開口
- 118：凸塊



圖式簡單說明

202 : 晶 片
204 : 主 動 表 面
206 : 晶 片 墊
208 : 保 護 層
210 : 黏 著 層
212 : 凸 塊 球
214 : 底 膠 層
302 : 晶 片
304 : 主 動 表 面
306 : 晶 片 墊
308 : 保 護 層
310 : 黏 著 層
312 : 凸 塊 球
314 : 底 膠 層
316 : 表 面 加 工 層



六、申請專利範圍

1. 一種覆晶封裝之凸塊製程，適用於製作至少一凸塊及一底膠層於一晶片之一主動表面，其中該晶片具有至少一晶片墊，其配置於該晶片之該主動表面，該凸塊製程至少包括下列步驟：

- (a) 形成一黏著層於該晶片墊之表面；
- (b) 散佈複數個凸塊球於該晶片之該主動表面；
- (c) 震動該些凸塊球，使得該黏著層僅黏住該些凸塊球之一；
- (d) 移除其餘未黏著至該黏著層之該些凸塊球；
- (e) 形成該底膠層於該晶片之該主動表面之上，並環繞於該凸塊球之側緣；以及
- (f) 移除局部之該底膠層，而暴露出該凸塊球之頂緣。

2. 如申請專利範圍第1項所述之覆晶封裝之凸塊製程，其中於步驟(c)之時，震動該些凸塊球之方法包括超音波震動。

3. 如申請專利範圍第1項所述之覆晶封裝之凸塊製程，其中當該些凸塊球之材質包括鋅料時，在步驟(d)之後，且於步驟(e)之前，更包括迴鋅黏著至該黏著層之該凸塊球，使得該凸塊球係固接至該晶片墊。

4. 如申請專利範圍第3項所述之覆晶封裝之凸塊製程，其中該黏著層之材質包括助鋅劑。

5. 如申請專利範圍第3項所述之覆晶封裝之凸塊製程，其中在迴鋅黏著至該黏著層之該凸塊球的同時，更包



六、申請專利範圍

括壓平該凸塊球之頂端。

6. 如申請專利範圍第1項所述之覆晶封裝之凸塊製程，其中當該黏著層之材質包括鋅料時，且該些凸塊球之材質的熔點高於該黏著層之材質的熔點時，於步驟(c)之時，更包括迴鋅該黏著層，使得該黏著層能夠黏住該些凸塊球之一。

7. 如申請專利範圍第1項所述之覆晶封裝之凸塊製程，其中於步驟(d)之時，移除其餘之該些凸塊球的方法包括真空吸取。

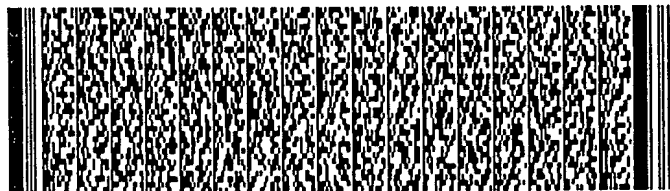
8. 如申請專利範圍第1項所述之覆晶封裝之凸塊製程，其中於步驟(e)之時，形成該底膠層之方法包括旋塗法。

9. 如申請專利範圍第1項所述之覆晶封裝之凸塊製程，其中於步驟(f)之時，更包括同時移除局部之該凸塊球的頂緣，使得該凸塊球之頂緣的表面係共面於該底膠層之頂面。

10. 如申請專利範圍第9項所述之覆晶封裝之凸塊製程，其中於步驟(f)之時，移除局部之該底膠層及局部之該凸塊球的方式包括研磨。

11. 如申請專利範圍第1項所述之覆晶封裝之凸塊製程，更包括步驟(g)：形成一表面加工層(surface finish)在該凸塊球之暴露於該底膠層的表面。

12. 一種覆晶封裝之凸塊製程，適用於製作至少一凸塊及一底膠層於一晶片之一主動表面，其中該晶片具有至少



六、申請專利範圍

一 晶片墊，其配置於該晶片之該主動表面，該凸塊製程至少包括下列步驟：

(a) 形成一黏著層於該晶片墊之表面；

(b) 散佈複數個凸塊球於該晶片之該主動表面，其中該些凸塊球之材質包括錫料；

(c) 震動該些凸塊球，使得該黏著層僅黏住該些凸塊球之一；

(d) 迴錫黏著至該黏著層之該凸塊球，使得該凸塊球係固接至該晶片墊；

(e) 移除其餘未黏著至該黏著層之該些凸塊球；

(f) 形成該底膠層於該晶片之該主動表面之上，並環繞於該凸塊球之側緣；以及

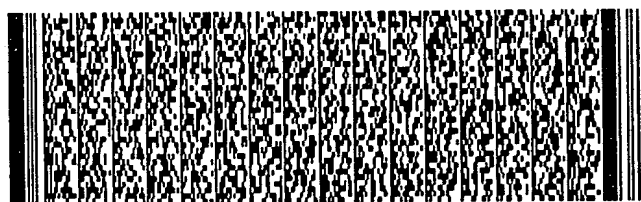
(g) 移除局部之該底膠層，而暴露出該凸塊球之頂緣。

13. 如申請專利範圍第12項所述之覆晶封裝之凸塊製程，其中於步驟(c)之時，震動該些凸塊球之方法包括超音波震動。

14. 如申請專利範圍第12項所述之覆晶封裝之凸塊製程，其中該黏著層之材質包括助錫劑。

15. 如申請專利範圍第12項所述之覆晶封裝之凸塊製程，其中在迴錫黏著至該黏著層之該凸塊球的同時，更包括壓平該凸塊球之頂端。

16. 如申請專利範圍第12項所述之覆晶封裝之凸塊製程，其中於步驟(e)之時，移除其餘之該些凸塊球的方



六、申請專利範圍

法包括真空吸取。

17. 如申請專利範圍第12項所述之覆晶封裝之凸塊製程，其中於步驟(f)之時，形成該底膠層之方法包括旋塗法。

18. 如申請專利範圍第12項所述之覆晶封裝之凸塊製程，其中於步驟(g)之時，更包括同時移除局部之該凸塊球的頂緣，使得該凸塊球之頂緣的表面係共面於該底膠層之頂面。

19. 如申請專利範圍第18項所述之覆晶封裝之凸塊製程，其中於步驟(g)之時，移除局部之該底膠層及局部之該凸塊球的方式包括研磨。

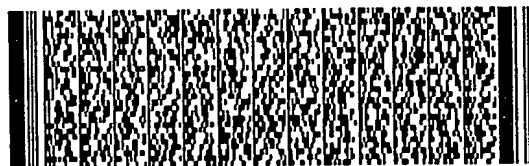
20. 如申請專利範圍第12項所述之覆晶封裝之凸塊製程，更包括步驟(h)：形成一表面加工層(surface finish)在該凸塊球之暴露於該底膠層的表面。

21. 一種覆晶封裝之凸塊製程，適用於製作至少一凸塊及一底膠層於一晶片之一主動表面，其中該晶片具有至少一晶片墊，其配置於該晶片之該主動表面，該凸塊製程至少包括下列步驟：

(a) 形成一黏著層於該晶片墊之表面；

(b) 散佈複數個凸塊球於該晶片之該主動表面，其中該黏著層之材質包括銲料，且該些凸塊球之材質的熔點高於該黏著層之材質的熔點；

(c) 震動該些凸塊球，且迴銲該黏著層，使得該黏著層能夠黏住該些凸塊球之一；



六、申請專利範圍

(d) 移除其餘未黏著至該黏著層之該些凸塊球；

(e) 形成該底膠層於該晶片之該主動表面之上，並環繞於該凸塊球之側緣；以及

(f) 移除局部之該底膠層，而暴露出該凸塊球之頂緣。

22. 如申請專利範圍第21項所述之覆晶封裝之凸塊製程，其中於步驟(c)之時，震動該些凸塊球之方法包括超音波震動。

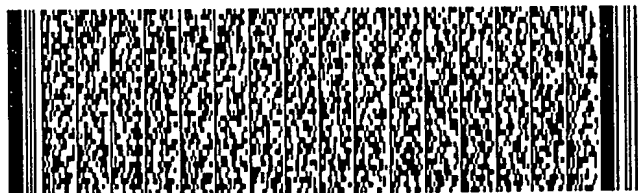
23. 如申請專利範圍第21項所述之覆晶封裝之凸塊製程，其中於步驟(d)之時，移除其餘之該些凸塊球的方法包括真空吸取。

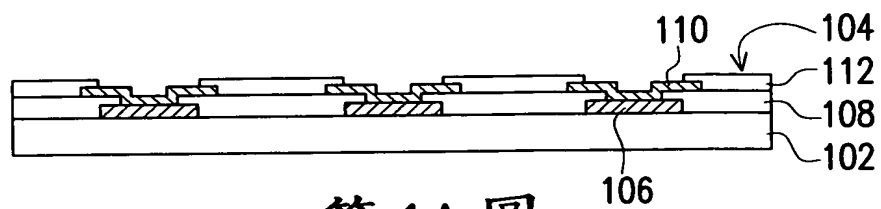
24. 如申請專利範圍第21項所述之覆晶封裝之凸塊製程，其中於步驟(e)之時，形成該底膠層之方法包括旋塗法。

25. 如申請專利範圍第21項所述之覆晶封裝之凸塊製程，其中於步驟(f)之時，更包括同時移除局部之該凸塊球的頂緣，使得該凸塊球之頂緣的表面係共面於該底膠層之頂面。

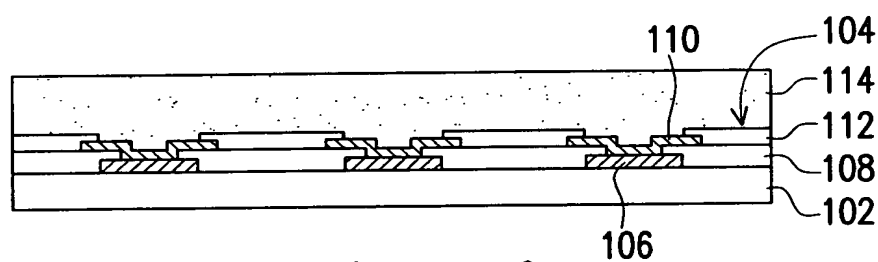
26. 如申請專利範圍第25項所述之覆晶封裝之凸塊製程，其中於步驟(f)之時，移除局部之該底膠層及局部之該凸塊球的方式包括研磨。

27. 如申請專利範圍第21項所述之覆晶封裝之凸塊製程，更包括步驟(g)：形成一表面加工層(surface finish)在該凸塊球之暴露於該底膠層的表面。

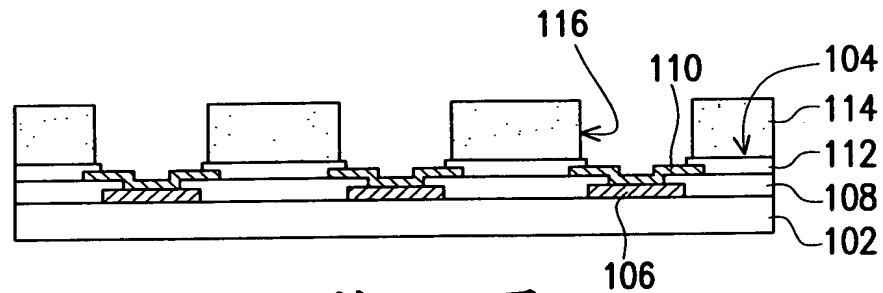




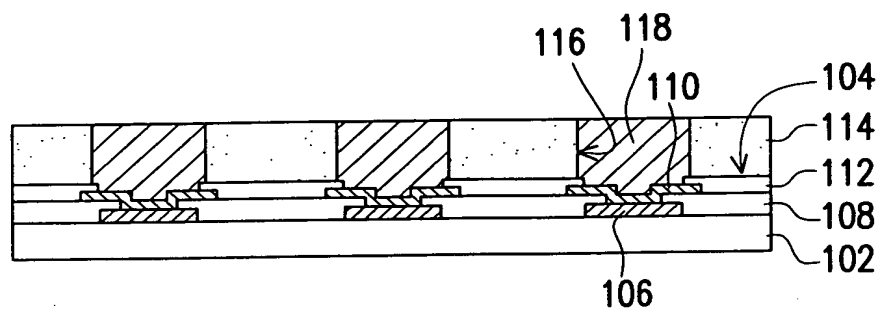
第 1A 圖



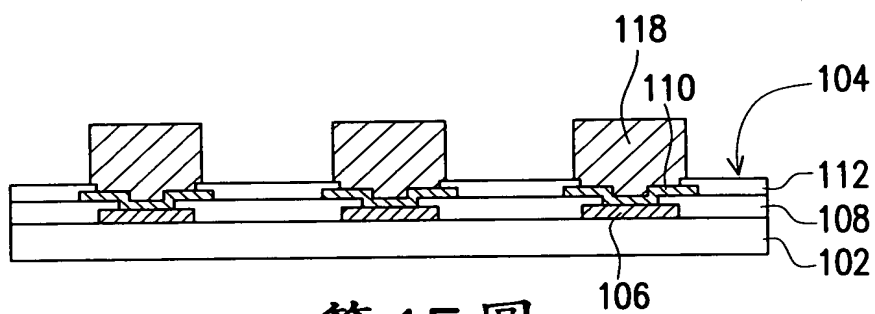
第 1B 圖



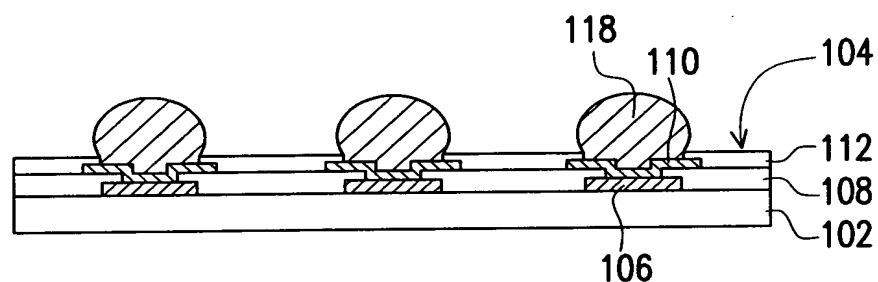
第 1C 圖



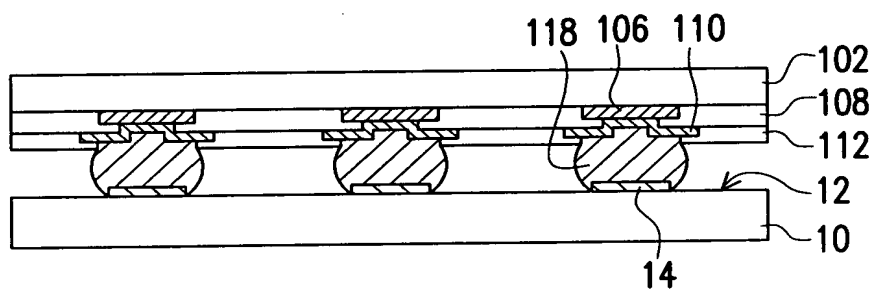
第 1D 圖



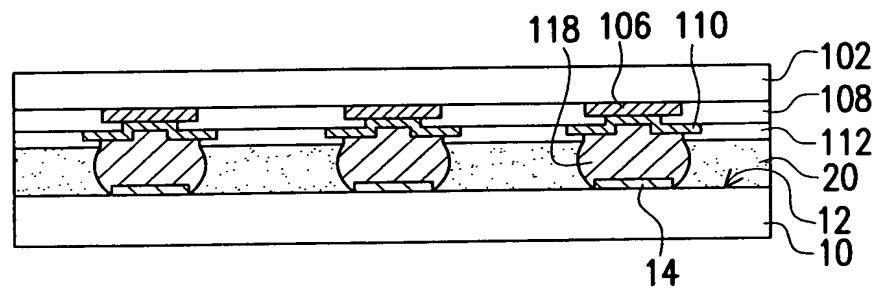
第 1E 圖



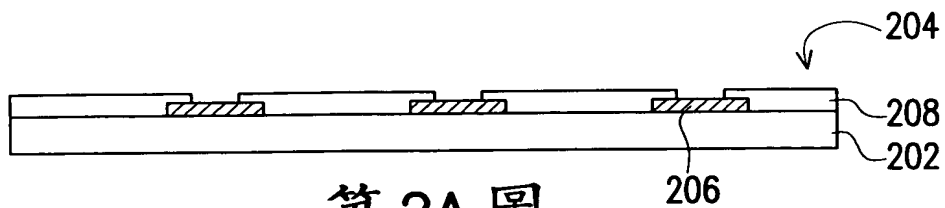
第 1F 圖



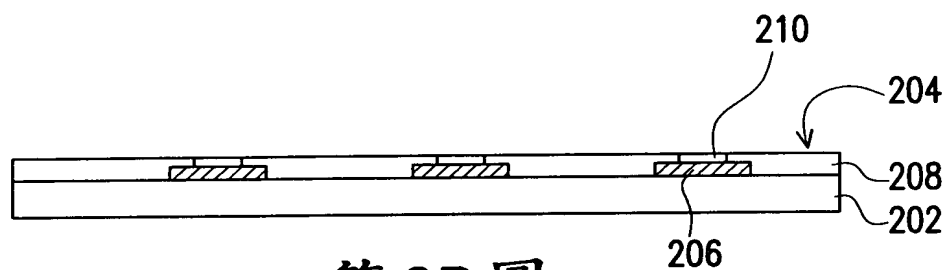
第 1G 圖



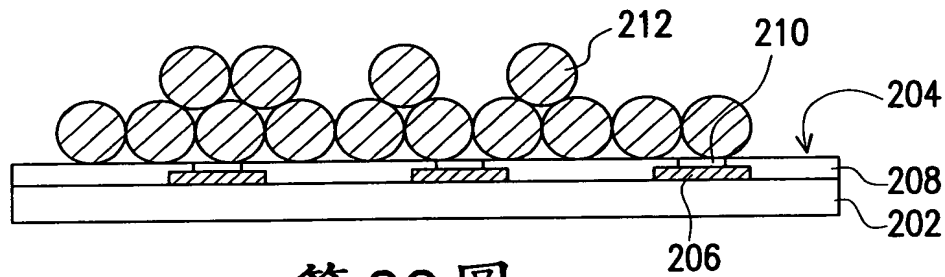
第 1H 圖



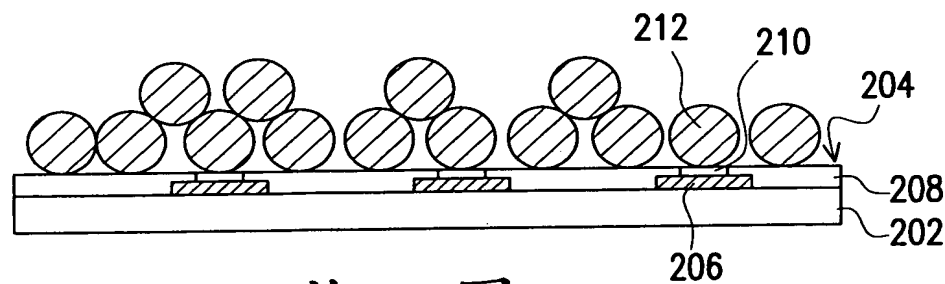
第 2A 圖



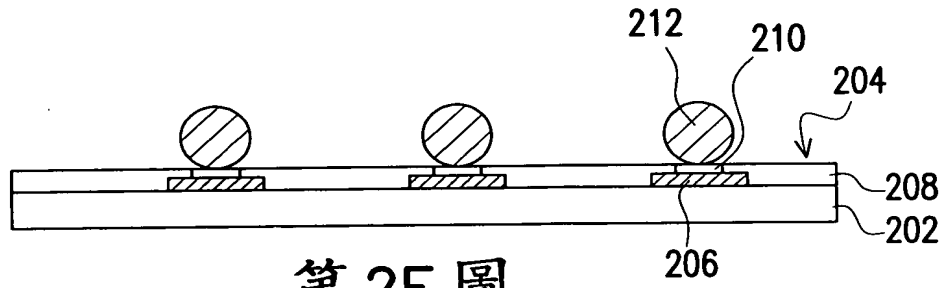
第 2B 圖



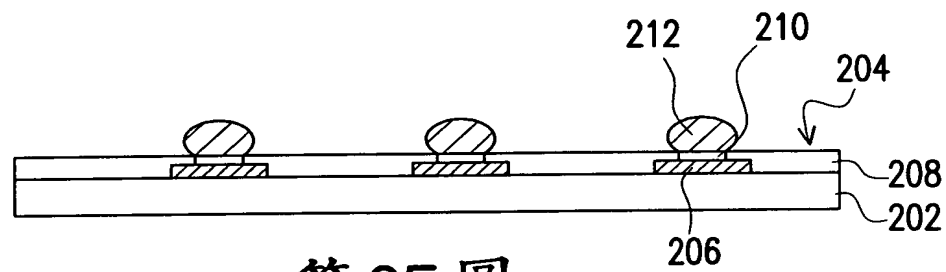
第 2C 圖



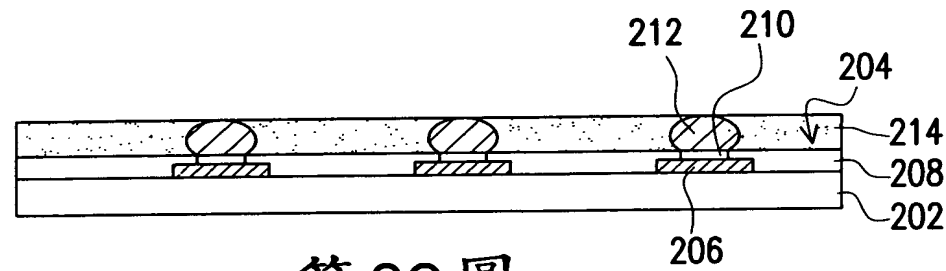
第 2D 圖



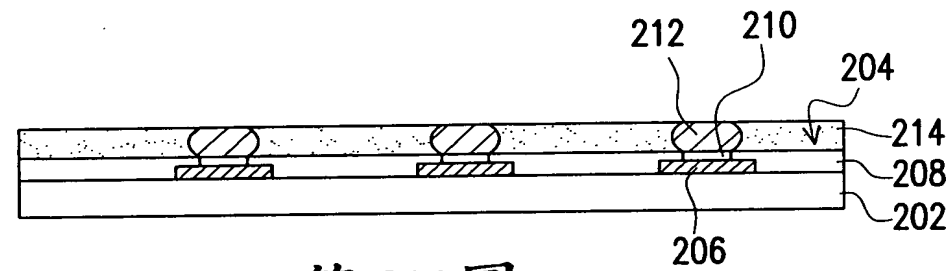
第 2E 圖



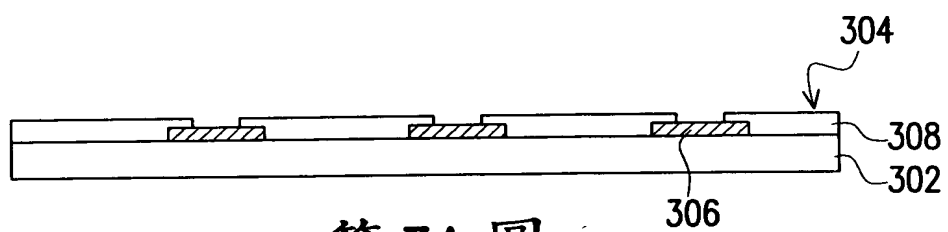
第 2F 圖



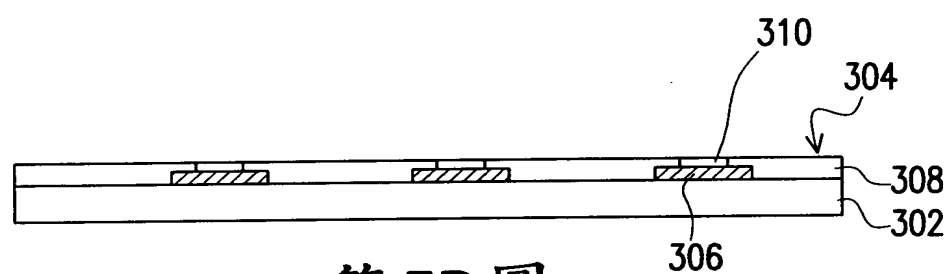
第 2G 圖



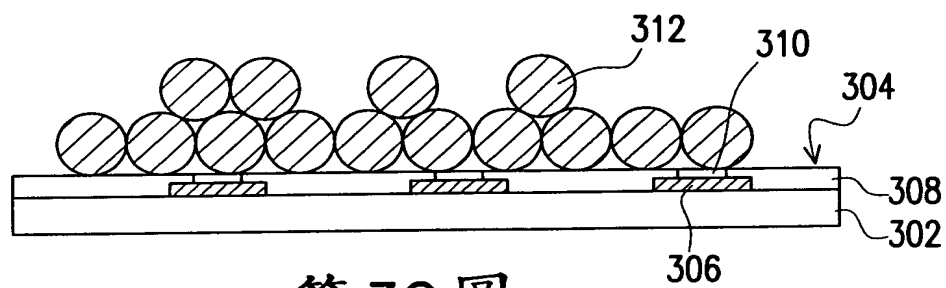
第 2H 圖



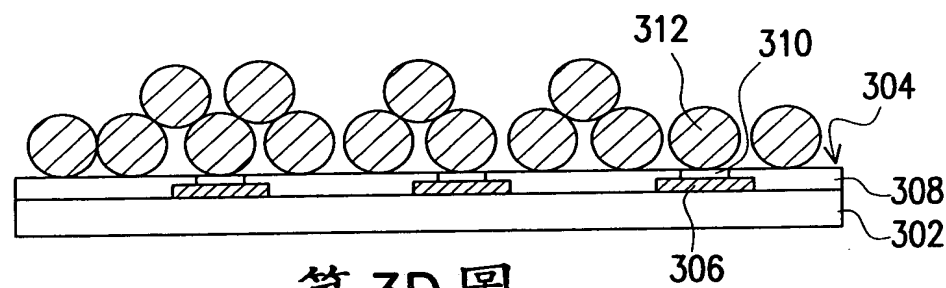
第3A圖



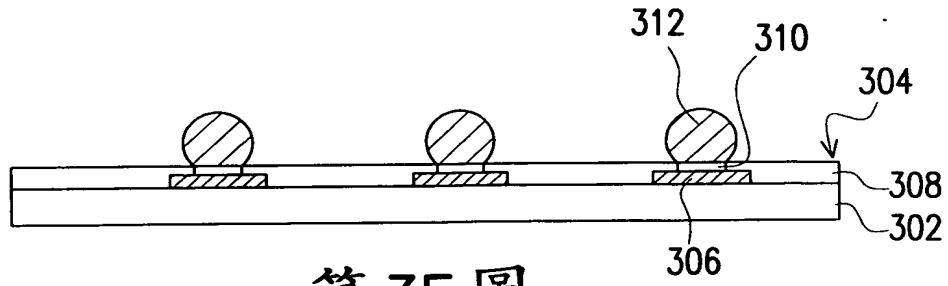
第3B圖



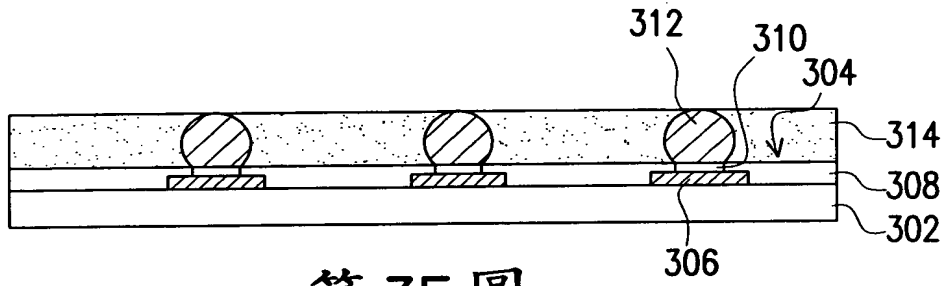
第3C圖



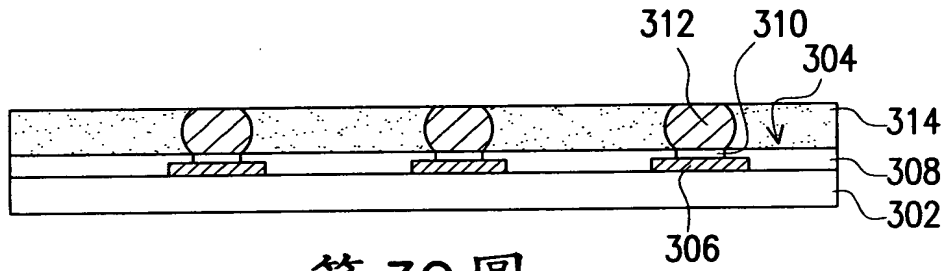
第3D圖



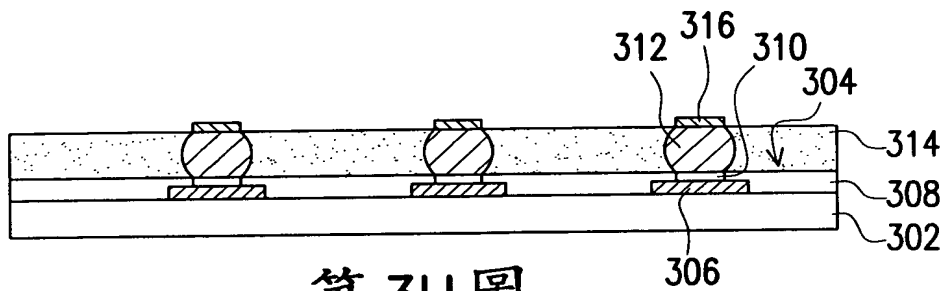
第 3E 圖



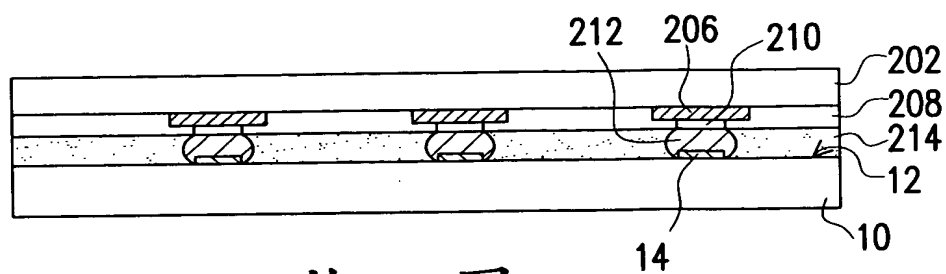
第 3F 圖



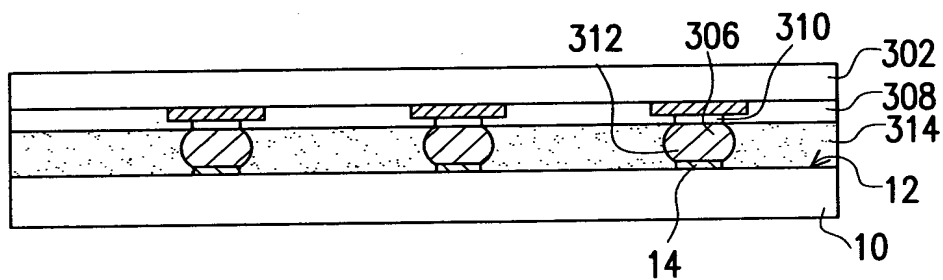
第 3G 圖



第 3H 圖

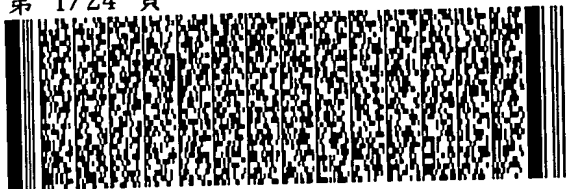


第 4 圖

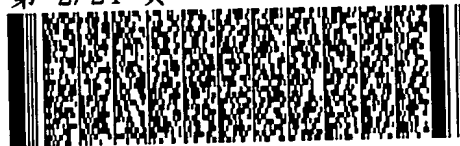


第 5 圖

第 1/24 頁



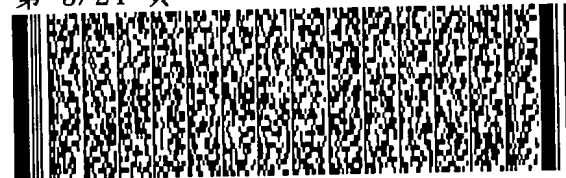
第 2/24 頁



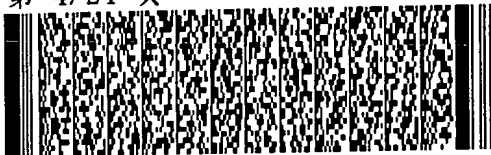
第 3/24 頁



第 3/24 頁



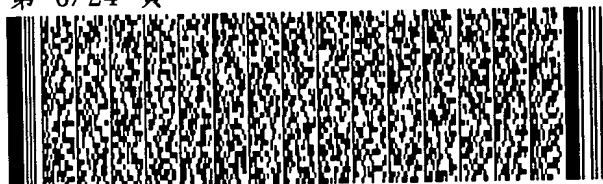
第 4/24 頁



第 5/24 頁



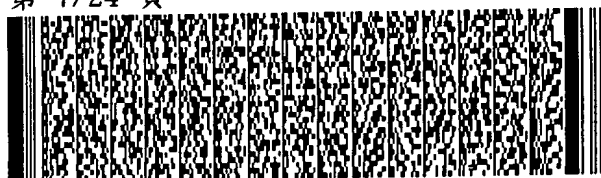
第 6/24 頁



第 6/24 頁



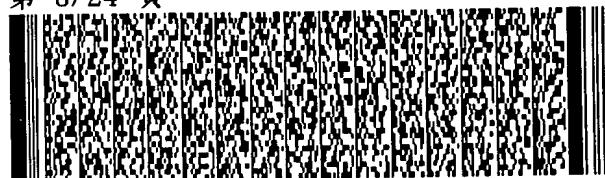
第 7/24 頁



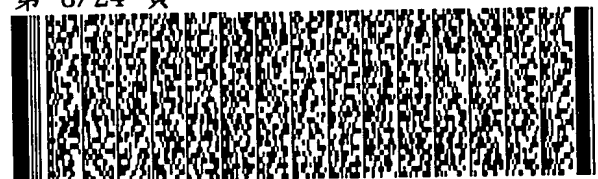
第 7/24 頁



第 8/24 頁



第 8/24 頁



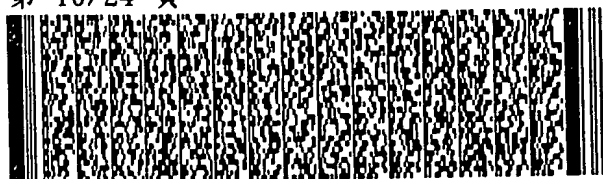
第 9/24 頁



第 9/24 頁

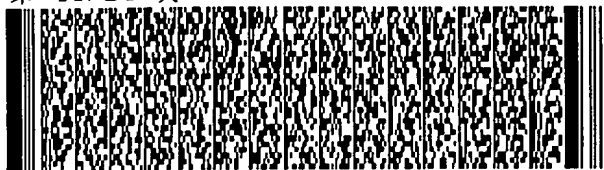


第 10/24 頁



第 10/24 頁

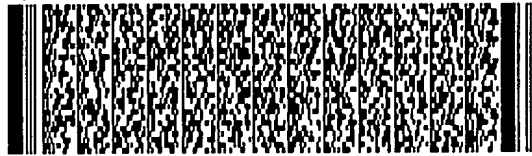




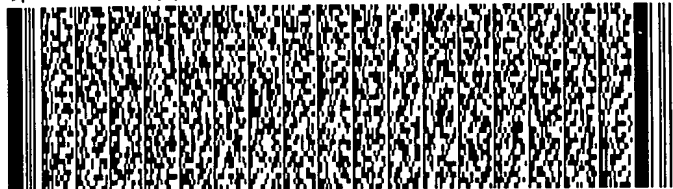
第 20/24 頁



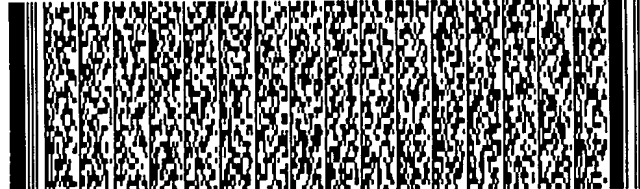
第 20/24 頁



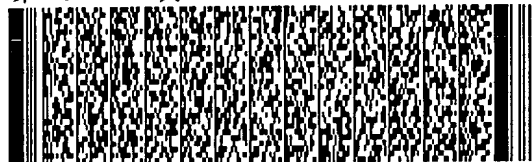
第 21/24 頁



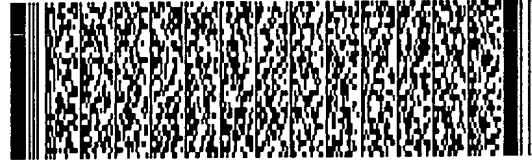
第 22/24 頁



第 23/24 頁



第 23/24 頁



第 24/24 頁

